

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
8. April 2004 (08.04.2004)

PCT

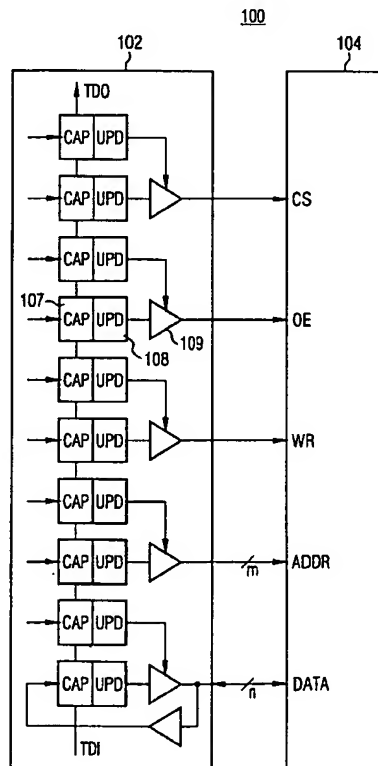
(10) Internationale Veröffentlichungsnummer
WO 2004/029982 A2

- (51) Internationale Patentklassifikation⁷: G11C 16/10 (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).
- (21) Internationales Aktenzeichen: PCT/DE2003/002932 (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): KRAUSE, Karlheinz [DE/DE]; Rudolfstrasse 92, 82152 Planegg (DE). TIEMEYER, Eike [DE/DE]; Geigenberger Strasse 9 B, 81477 München (DE).
- (22) Internationales Anmeldedatum: 3. September 2003 (03.09.2003)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch (74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, 80506 München (DE).
- (30) Angaben zur Priorität: 102 44 977.5 26. September 2002 (26.09.2002) DE (81) Bestimmungsstaat (national): US.

[Fortsetzung auf der nächsten Seite]

(54) Title: ACCELERATION OF THE PROGRAMMING OF A MEMORY MODULE WITH THE AID OF A BOUNDARY SCAN (BSCAN) REGISTER

(54) Bezeichnung: BESCHLEUNIGUNG DER PROGRAMMIERUNG EINES SPEICHERBAUSTEINS MIT HILFE EINES BOUNDARY SCAN (BSCAN)-REGISTERS



(57) Abstract: In order to program a memory module (104), some of its inputs (CS, OE, WR, ADDR, DATA) are stimulated via internal memory locations (103) of a so-called boundary scan (BSCAN) register (102) that is provided in the form of an IC or ASIC. In order to activate or deactivate a write operation, the control signal input (WR) of the memory module (104), said control signal input being responsible for generating a WRITE_ENABLE signal (301d), is controlled exclusively. The switching over of the WRITE_ENABLE signal (301d) from "LOW" to "HIGH" potential and vice versa thus ensues according to two JTAG instructions (WR_L, WR_H) of an instruction sequence (301a) that provides for the generation of a LOW or HIGH level at the setting signal input or resetting signal input of an update flip-flop (108) of the memory location (103) responsible for generating the WRITE_ENABLE signal. By appropriately modifying the control unit (106) and the BSCAN cell (103), which stimulates the WRITE_ENABLE signal (301d) at the WR input of the memory module (104), the programming can be accelerated without having to expand the interface between the control unit (106) and the BSCAN register (102) to the board and equipment level. In another embodiment of the invention, a control unit (106) automatically switches over the WRITE_ENABLE signal (301d) from "LOW" to "HIGH" potential or from HIGH to LOW potential at an appropriate or rather programmable point in time by setting or resetting the update flip-flop (108) of the memory location (103) responsible for generating the WRITE_ENABLE signal.

(57) Zusammenfassung: Zur Programmierung eines Speicherbausteins (104) werden einzelne seiner Eingänge (CS, OE, WR, ADDR, DATA) über interne Speicherzellen (103) eines sogenannten Boundary Scan (BSCAN)-Registers (102) stimuliert, welches als IC bzw. ASIC realisiert ist. Zur Aktivierung bzw. Deaktivierung einer Schreiboperation wird dabei ausschließlich der für die Generierung eines WRITE

[Fortsetzung auf der nächsten Seite]

WO 2004/029982 A2